

## PATENT ABSTRACTS OF JAPAN

(11)Publication number 08-233912  
 (43)Date of publication of application 13.09.1996

G01R 31/3183

G01R 31/28

(51)Int Cl

(21)Application number 07-062106

(71)Applicant

HITACHI LTD  
 HITACHI COMPUT ENG CORP LTD  
 MIYAGAKI TOSHIFUMI

(22)Date of filing 24.02.1995

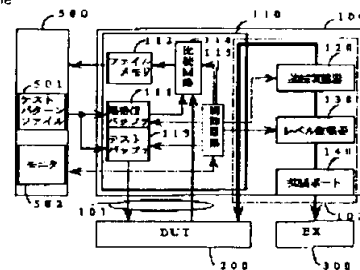
(72)Inventor

(54)LSI TESTER

(57)Abstract

PURPOSE To provide an LSI tester in which the forming load of a test pattern required for the operation test of a DUT by considering the interface operation with an exterior can be reduced.

CONSTITUTION An LSI tester 100 comprises connecting means 102 for controlling to connect a device 200 to be tested to an external real environmental circuit 300. The means 102 can supply information output by the device 200 to be tested to the circuit 300, and includes a connection regulator 120 which can output response information to the information to the device 200 to be tested by the circuit 300.



## LEGAL STATUS

[Date of request for examination]  
 [Date of sending the examiner's decision of rejection]  
 [Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]  
 [Date of final disposal for application]

<http://www1.ipdl.jpo-miti.go.jp/PA1/result/detail/main/wAAAa24199DA408233912P1.htm>

01/02/09

## Searching PAJ

2/2 ページ

[Patent number]  
 [Date of registration]  
 [Number of appeal against examiner's decision of rejection]  
 [Date of requesting appeal against examiner's decision of rejection]  
 [Date of extinction of right]

Copyright (C). 1998-2000 Japanese Patent Office

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-233912

(43)公開日 平成8年(1996)9月13日

(51)Int.Cl.<sup>6</sup>

識別記号

庁内整理番号

F I

技術表示箇所

G 0 1 R 31/3183

G 0 1 R 31/28

Q

31/28

M

審査請求 未請求 請求項の数3 F D (全 9 頁)

(21)出願番号 特願平7-62106

(22)出願日 平成7年(1995)2月24日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(71)出願人 000233011

日立コンピュータエンジニアリング株式会  
社

神奈川県秦野市堀山下1番地

(72)発明者 宮垣 稔史

神奈川県秦野市堀山下1番地 日立コンピ  
ュータエンジニアリング株式会社内

(74)代理人 弁理士 玉村 静世

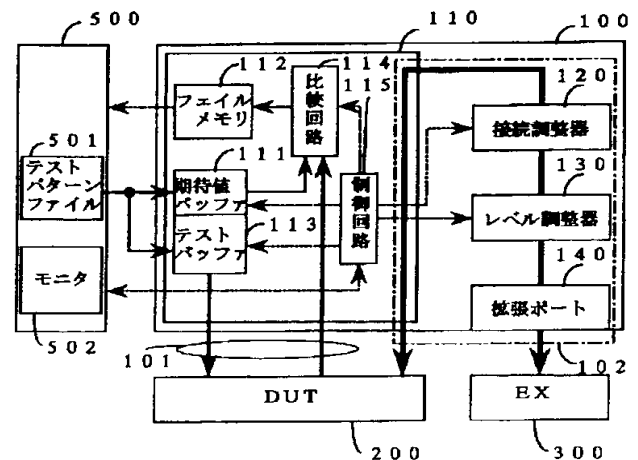
(54)【発明の名称】 L S I テスタ

(57)【要約】

【目的】 外部とのインタフェース動作を考慮したD U Tの動作テストに必要とされるテストパターンの作成負担を低減することができるL S I テスタを提供する。

【構成】 テスト対象デバイス200と外部実環境回路300とを接続制御する接続手段102を備えてL S I テスタ100を構成する。上記接続手段102は、テスト対象デバイス200が出力する情報を外部実環境回路300に供給可能とし、その情報に対する応答情報を外部実環境回路300がテスト対象デバイス200に出力可能にする接続調整器120を含む。

【図1】



## 【特許請求の範囲】

【請求項1】 テストパターン及びその期待値を与えて半導体集積回路の動作テストを行うLSIテストにおいて、

テスト対象とされる半導体集積回路をテストのための外部実環境回路に接続する接続手段と、上記接続手段による半導体集積回路と外部実環境回路との接続態様を制御する制御手段とを設け、

上記接続手段は、制御回路の制御に基づいて上記半導体集積回路が出力する所定の情報を外部実環境回路に与え

ると共に、それに応答して外部実環境回路が出力する情報を上記半導体集積回路に与える接続調整器を含んでなるものであることを特徴とするLSIテスト。

【請求項2】 上記接続手段は、上記半導体集積回路と外部実環境回路との間でやりとりされる入出力信号レベルを制御回路の制御に従って決定するレベル調整器を更に含んでなるものであることを特徴とする請求項1記載のLSIテスト。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、LSIテストに関し、詳しくは実使用時の外部接続される回路を含めてDUT (DEVICE UNDER TEST) の動作テストを行うLSIテストに関する。

## 【0002】

【従来の技術】 LSIテストにより、動作テスト対象とされるDUTを、実使用時、DUTに外部接続される回路とのインタフェースを考慮してテストする場合、実際に外部接続される回路をDUTに接続せず、外部接続される回路がDUTに出力すべき信号データをテストパターンとしてDUTに供給することができる。そのための上記信号データは、DUTのテストパターンと共に作成される。よって、DUTの種類や、考慮すべき外部接続される回路に応じて逐次所望とするテストパターンを人手により作成する必要が生じ、外部回路から供給される信号データを含めたテストパターンの作成には、多大の労力と時間が費やされる。また、半導体集積回路の外部インタフェースの動作確認のためには、ハードウェアシミュレータを利用する場合がある。ハードウェアシミュレータを用いるのは通常設計段階でのシミュレーションテストにて用いられるのが普通であって、製品であるチップやボード自体の不良検査に用いることはコスト

面から考えて不合理である。なお、従来のLSIテストとしては、日経エレクトロニクス(1993年3月3日発行第575巻)、第157頁から第177頁に記載されている。

## 【0003】

【発明が解決しようとする課題】 このように従来技術において、上記の如く外部接続される回路とのインタフェースを含めたDUTの動作テスト(以下、連動動作テストと記載することがある)を行う場合は、テストパターンの作成に多大な時間と労力を費やしていた。そこで、本発明者はLSIテストにて連動テストを行う場合の処理負担を軽減する手段の必要性を見出した。

【0004】 本発明の目的は、実使用時にDUTに外部接続される回路のインタフェースを含めたDUTの動作テストを行う場合に、従来必要とされたテストパターンの作成負担を軽減し、連動動作テストを効率的に行うための手段を提供する。

【0005】 本発明の前記並びにその他の目的と新規な特徴は本明細書の記述及び添付図面から明らかになるであろう。

## 【0006】

【課題を解決するための手段】 本願において開示される発明のうち代表的なものの概要を簡単に説明すれば下記の通りである。

【0007】 すなわち、テスト対象とされる半導体集積回路をテストのための外部実環境回路に接続する接続手段と、上記接続手段による半導体集積回路と外部実環境回路との接続態様を制御する制御手段とを設け、上記接続手段は、制御回路の制御に基づいて上記半導体集積回路が出力する所定の情報を外部実環境回路に与えると共に、それに応答して外部実環境回路が出力する情報を上記半導体集積回路に与える接続調整器を含んでLSIテストを構成する。上記外部実環境回路とは、テスト対象とされる半導体集積回路との間で信号のやりとりを直接行う関係にあるものをいう。上記接続手段には、上記半導体集積回路と外部実環境回路との間でやりとりされる入出力信号レベルを制御回路の制御に従って決定するレベル調整器を更に含ませることができる。また、上記LSIテストには、テスト中に、上記半導体集積回路が上記外部実環境回路に供給すべき信号と、その信号に対して外部実環境回路が半導体集積回路に供給すべき応答信号とを対応させて蓄積し、半導体集積回路が上記外部実環境回路に供給した信号を取り込み、その信号に対応する応答信号を半導体集積回路に供給可能な蓄積手段を含ませることができる。

## 【0008】

【作用】 上記した手段によれば、テスト対象とされる半導体集積回路に所定のテストパターンとその期待値をLSIテストに供給してテストすることにより、半導体集積回路から所定の信号が接続手段を介して外部実環境回

路に供給される。接続手段から信号が供給された外部実環境回路は、その応答信号を接続手段を介して半導体集積回路に供給する。接続手段から応答信号が供給された半導体集積回路は、期待値と比較される信号をLSIテストに供給する。このようにテストすれば、テスト対象とされる半導体集積回路に供給すべき一部の情報を外部実環境回路からの情報によって賄うことができ、このことがテストパターンの作成を容易化する。更に、レベル調整器を備えれば、上記半導体集積回路の入出力信号レベルと上記外部実環境回路の入出力信号レベルとが異なっている場合、レベル調整器で信号レベルを調整して、異なった入出力信号レベルの半導体集積回路と外部実環境回路との間で信号のやりとりを行うことができる。また、上記蓄積手段は、テストが行われているときの外部実環境回路の接続手段への出力をテストパターンに対応させて蓄積することができる。蓄積手段に蓄積された外部実環境回路の出力情報は、外部実環境回路の代わりに半導体集積回路が外部実環境回路に供給する信号に対する応答信号として半導体集積回路に供給することができる。

【0009】

【実施例】図1には、本発明のLSIテスト100が示される。同図によれば、LSIテスト100は、テストターミナル500から供給されるテストパターンを蓄えるテストパターンバッファ113と、テストターミナル500から供給されるテストパターンの期待値を保持するレジスタからなる期待値バッファ111と、テスト結果と期待値とを例えばビット単位で逐次比較しエラー検出を行う比較回路114と、テスト結果を保持するレジスタであるフェイルメモリ112と、テストターミナル500の指示によりLSIテスト100の動作制御する制御回路115を備えるテスト部110を備える。上記テストターミナル500は、LSIテストに動作テストを指示する制御装置であり、動作テストのテストパターンを格納するテストパターンファイル501や動作テストの結果を表示するモニタ502を有する。また、LSIテスト100は、テスト対象とされる半導体集積回路200（以下、DUT200と略す）を接続するためのインタフェース部101と、上記DUT200とDUT200の外部回路300（以下、EX300と略す）とをLSIテスト100を介して接続するためのインタフェース部102とを備えて構成される。上記インタフェース部101は、テストパターンをテストパターンバッファ113からDUT200に供給し、また、DUT200の所定の出力を比較回路114に供給するための各種信号線群やコネクタによって構成される。上記EX300とは、DUT200に接続して使用可能なチップやボードであり、テストパターンが供給されたDUT200の出力を受けて動作して所定の応答信号を出力することかできる。上記インタフェース部102は、DUT

200とEX300とをテスト部110を介して接続するための回路構成であり、DUT200とEX300とを、接続調整器120と、接続コネクタである拡張ポート140と、レベル調整器130を介して双方向で接続する。レベル調整器130は、LSIテスト100とEX300との入出力信号レベルを調整するために接続調整器120と拡張ポート140との間に備えられている。上記接続調整器120は、制御回路115の制御によって、DUT200がEX300に供給すべき所定の信号をEX300に、そしてそれを受けて動作するEX300からの応答をDUT200に供給するための信号経路の接続などを行う回路である。上記レベル調整器130は、制御回路115の制御によってDUT200の信号線の信号レベルとEX300の信号線の信号レベルとを交換し、DUT200とEX300との間で信号のやりとりを可能にするための回路である。例えば、MOSレベルとTTLレベルとの間での信号変換を選択的に実行できる回路である。DUT200の動作テストに用いられるテストパターン及びその期待値は、テストターミナル500のテストパターンファイル501に予め蓄えられており、必要に応じて期待値バッファ111とテストパターンバッファ113とに供給される。上記LSIテスト100では、必要に応じて、DUT200のみの動作テストを行う単体テストモードと、DUT200と外部接続されるEX300とのインタフェース部の動作を含めてDUT200のテストを行う連動テストモードとがテストターミナル500によって制御回路115に指示される。従って、上記テストパターンファイル501には、単体テストモードと連動テストモードとの夫々に応じたテストパターンとその期待値が格納されている。

【0010】上記単体テストモードの場合は、制御回路115の指示によりEX300がインタフェース部102の接続調整器120にてDUT200から電気的に切り離された状態にされる。動作テストに用いられる信号線は、制御回路115によって例えば信号線毎にDUT200との接続制御を行うピンエレクトロニクスによって、動作テストのテストパターンが供給される信号線とテストパターンに対する応答信号が供給される信号線とが選択される。また、実使用時と同じ接続状態にすることもできる。所望のテストパターンとその期待値がテストパターンファイル501から期待値バッファ111とテストパターンバッファ113に供給されると、制御回路115の指示によりDUT200にテストパターンが供給される。供給されたテストパターンに応じてDUT200から選択された信号線に出力されるテストパターンに対する応答信号は、比較回路114に供給されると共に、比較回路114には期待値バッファ111からテストパターンの期待値が制御回路115の指示により供給される。比較回路114に供給された上記応答信号とテストパターンの期待値は、逐次比較されてその比較結果が

30

40

50

ファイルメモリ112に格納される。こうして、ファイルメモリ112に格納された情報をデスタターミナル700で読出すことによって動作テストされたDUT200の動作テストの結果をモニタ502に表示して容易にチェックすることができる。

【0011】上記連動テストモードの場合は、制御回路115の指示により接続調整器120にてDUT200とEX300とは所望の信号線で接続された状態にされる。例えば、DUT200とEX300の双方におけるアドレス端子、そしてデータ端子が接続される。このとき、上記接続状態は実使用時の状態と同様にDUT200とEX300との信号線を接続させることも、連動テストに必要な信号線のみを接続させることもできる。先ず、連動テストに用いるテストパターンがテストパターンファイル501からテストバッファ113に設定され、そのテストパターンの期待値がテストパターンファイル501から期待値バッファ111に設定される。また、制御回路115はDUT200の入出力信号レベルとEX300の入出力信号レベルを調整するために必要な制御信号をレベル調整器130に供給する。接続調整器120及びレベル調整器130での調整を終えると、制御回路115の指示によりテストバッファ113に供給されたテストパターンはインタフェース部101を介してDUT200に供給される。テストパターンはDUT200内の所定のテスト経路を通り動作テストを行い、その結果得られた出力信号がEX300に供給すべきものであるときは、この出力信号はインタフェース部102を介してEX300に供給される。供給するか否かは、テストパターンをDUT200に順次供給していくテストステップに同期して、制御回路115が接続調整器120でコントロールする。EX300は供給された信号に従って動作を行い、その結果得られる応答信号をインタフェース部102を介してDUT200に供給する。DUT200に供給された応答信号は、更にDUT200内部の所定の経路を通り動作テストが行なわれる。供給されたテストパターンに基づいてDUT200とEX300の動作によって得られたテスト結果の信号はインタフェース部101を介してテスト部110の比較回路114に供給される。テスト結果が供給された比較回路114は、期待値格納部111に設定された期待値とテスト結果信号との比較を行い、その比較結果を連動動作テスト結果としてファイルメモリ112に格納する。ファイルメモリ112に格納された情報は必要に応じてモニタ502に表示させることができる。このように、DUT200をEX300と連動させてテストすれば、テスト対象とされるDUT200に供給すべき一部の情報をEX300からDUT200に出力される情報によって賄うことができ、このことが連動動作テストにおけるテストパターンの作成を容易化する。

【0012】図2には、本発明の他のLSIテスト60

0が示される。図4に示されるLSIテスト600も前記LSIテスト100と同様に、外部のデスタターミナル700によって制御される。図4によれば、LSIテスト600は、前記LSIテスト100の構成に、デスタターミナル700に設けられた信号データファイル701への入出力経路を接続調整器120に備えて構成される。LSIテスト600のEX300は、動作テストの信頼性向上のため定期的に動作チェックが行われるものである。上記信号データファイル701には、実際の動作テストにおいて、動作テストに用いられたテストパターンに応じてDUT200がEX300に供給すべき信号とEX300がその信号に対してDUT200に供給すべき応答信号とが接続調整器120を介して蓄積されている。例えば、上記信号データファイル701がメモリから構成されるとき、動作テストに用いられたテストパターンに応じてDUT200がEX300に供給すべき信号がアドレスとして、EX300がその信号に対してDUT200に供給すべき応答信号がそのアドレスに対応するデータとして格納される。この蓄積された対の信号は、制御回路115によって関連付けられており、制御回路115の指示により上記応答信号は接続調整器120を介してDUT200に供給可能にされる。つまり、信号データファイル701は、EX300の出力を代替してEX300が出力すべき信号を所定の信号線に接続調整器120を介してDUT200に供給可能にするものである。換言すれば、EX300を用いない場合、テストパターンに応じてDUT200がEX300に信号を供給しようとするとき、その信号が信号データファイル701にアドレスとして供給され、そのアドレスに対応して信号データファイル701に保持されている応答信号がDUT200に返されるようになっている。そのため、LSIテスト600には、信号データファイル701を利用するエミュレートモードと、それを利用しないノーマルモードとがあり、必要に応じてデスタターミナル700がモード設定を制御回路115に指示する。ノーマルモードの場合には、前記単体テストモードと連動テストモードが含まれている。また、エミュレートモードは、例えばEX300の定期的な動作テストにて異常が判明された場合に用いられ、連動テストモードのみを有する。上記の理由によりエミュレートモードが制御回路115に指示された場合、LSIテスト600に接続された不良EX300は制御回路115によって接続調整器120で電氣的に切り離される。ここで、エミュレートモードは、新たなEX300に交換することが、テスト時間の無駄になると判断された場合に利用されることになる。このように、本実施例のLSIテスト600は、EX300に故障が生じた場合でも、正常に動作テストされていたときのEX300の出力情報が信号データファイル701に蓄えられているため、それを制御回路115の制御により代替信号として

用いることができる。信号データファイル701に蓄えられている信号は、制御回路115の制御によりインタフェース部102から抽出したものであって、人手によって形成されたものでないから、本発明の目的であるテストパターン処理負担の軽減に寄与するものである。

【0013】具体的上記LS1テスト600に接続されたDUT200とEX300の連動した動作テストについて以下説明する。LS1テスト600は、先ず、ノーマルモード（連動テストモードのとき）において所定のテストパターンをインタフェース部101を介してDUT200に供給する。ノーマルモードでの動作テストは、フェイルメモリ112にエラー情報が供給されていない間、DUT200がEX300に供給する信号と、EX300がDUT200に供給する応答信号とを対応させて、信号データファイル701に蓄積すること以外は、上記LS1テスト100の連動テストモードの動作と同じであり、テストパターンが供給されたDUT200は、テストパターンに応じた信号をインタフェース部102を介してEX300に供給する。このとき、DUT200からインタフェース部102に供給された信号は、制御回路115の制御により接続調整器120から信号データファイル701の例えば送信ファイル領域にも供給される。EX300は供給された信号に基づいて、EX300で動作処理された信号をインタフェース部102を介してDUT200に供給する。このとき、EX300からインタフェース部102に供給された信号は、制御回路115の制御により接続調整器120から信号データファイル701の例えば受信ファイル領域にも供給される。上記送信ファイル領域の情報と、それに対する受信ファイル領域の応答情報とは蓄積動作にて1対1対応に関連付けられている。DUT200は、供給された信号に基づいてDUT200及びEX300で形成された信号をインタフェース部101を介して比較回路114に供給する。比較回路114は、供給されたテスト結果と所定の期待値との比較を行い動作テスト結果としてフェイルメモリ112に格納する。いま、EX300の定期的な動作テストが行われてEX300が故障と判明した場合、LS1テスト600には上記信号データファイル701に格納された値を用いてDUT200の動作テストを続行可能とするためのエミュレートモードが指示される。

【0014】上記の如くして、EX300の定期的な動作テストにおいて、EX300が故障と判明した場合、テストターミナル700はLS1テスト600にエミュレートモードを指示する。エミュレートモードのLS1テスト600は、制御回路115の指示により接続調整器120にてDUT200とEX300とを電氣的に切り離す。また、テストターミナル700の指示により制御回路115は、接続調整器120に指示を出し、DUT200からEX300に供給されるべき情報

が信号データファイルの送信ファイル領域に供給されるように、また、信号データファイル701の受信ファイル領域から供給される情報がDUT200の所望の信号線に供給されるように接続制御を行う。このように、LS1テスト600がエミュレートモードでの初期設定を終えると、動作テストが開始される。こうして、テストパターンが供給されたDUT200から所定の情報が信号データファイル701に供給されると、制御回路115は信号データファイル701の送信ファイルに蓄積されている情報の中から同一情報を選出し、それに対応する受信ファイルの情報を所定のタイミングで出力されるように制御する。信号データファイル701から出力された情報はDUT200を介してフェイルメモリ112に供給される。こうしてフェイルメモリ112に格納されたテスト結果にエラーがなければDUT200は正常であることが確認され、エラーがあればDUT200は異常であることが判明する。このように、LS1テスト600に接続されるEX300に故障が生じて、上記信号データファイル701を備えればDUT200の動作テストを実行可能にすることができる。本実施例は、従来のようにDUT200に外部接続されるEX300をソフトウェア動作で代替させたものとは、構成要件が全く異なるものであることに注意されたい。

【0015】図3には、上記LS1テスト600の動作テストの一例フローチャートが示される。先ず、ノーマルモードの動作テストの流れを以下に示す。ステップ801にて、テストターミナル700の指示により動作モードの設定、接続調整器120の設定、レベル調整器130の設定、テストパターン及びその期待値の設定が前記の如く行われる。ステップ802にて、上記設定されたテストパターンがDUT200に出力される。ステップ803にて、動作テストが連動テストモードか単体テストモードかが識別される。単体テストモードの場合は、ステップ804にて供給されたテストパターンに応じてDUT200から出力されたテストパターンの応答信号とその期待値が比較回路114で比較され比較結果がフェイルメモリ112に格納されて動作テストを終える。連動テストモードの場合は、テストパターンが供給されたDUT200が出力した第1の信号がステップ805で接続調整器120を介して信号データファイル701の送信ファイル領域に格納される。また、ステップ806でDUT200が出力した第1の信号は、レベル調整器130で所定のレベルに変換され、拡張ポート1140を介してEX300に供給される。ステップ807で所定のレベルに変換された第1の信号が供給されたEX300は、第1の信号の応答信号である第2の信号を拡張ポート1140を介してLS1テスト600に供給する。ステップ808で、供給された第2の信号はレベル調整器130で所定のレベルに変換される。ステップ809で、レベル変換された第2の信号は信号データファ

イル701の受信ファイル領域に格納されると共にDUT200に供給される。上記第1と第2の信号対は、信号データファイル701に1対1対応の関係で格納されている。エミュレーションモードにおいて、信号データファイル701に第1の信号が供給されたときは、応答信号である第2の信号が出力されるように制御回路115で制御可能にされる。ステップ810で、供給されたテストパターンの応答信号がDUT200から比較回路114に供給され、期待値と比較され比較結果がフェイルメモリ112に格納される。ステップ811で制御回路115は、比較結果が正常と判定された場合は信号データファイル701に本動作テストにて格納された情報を維持するように指示し、異常と判定された場合は信号データファイル701に格納された情報を削除するように指示する。

【0016】一方、エミュレートモードの場合の動作テストの流れを以下に示す。ステップ901で、ノーマルモードと同様にエミュレートモード用の初期設定がされる。この初期設定では、EX300の切り離しが行われ、信号データファイル701がデータ出力可能な状態にされる。ステップ902で所望のテストパターンがDUT200に供給される。ステップ903では、DUT200から出力される上記第1の信号が信号データファイル701に供給され、当該第1の信号と対応する第2の信号がDUT200に供給される。ステップ904では、供給された第2の信号に応じてDUT200から比較回路114へテストパターンに対する応答信号が供給され、期待値と比較されて比較結果がフェイルメモリ112に格納される。

【0017】上記実施例によれば、以下の作用効果が得られる。

(1) 動作テスト対象とされる半導体集積回路DUT200と実使用時に接続されるEX300を、DUT200の動作テストの際にLSIテスト100に接続させれば、DUT200をその外部のインタフェース動作を含めて容易にテストできる。従来、DUT200をその外部のインタフェースの動作を含めてテストする場合には、外部からDUT200に供給されるべき全ての信号を人為的に作成して用いていた。しかし、LSIテスト100に直接EX300を接続させることによって、テストされるDUT200の出力に応じてEX300から直接信号をDUT200に供給させることができるから、EX300がDUT200に供給すべき信号の作成は不要とされる。よって、動作テストに要していた信号の人為的な作成を1部削減できるから、動作テストの処理負担を軽減することかできる。

(2) 入出力信号レベル間のレベル変換が可能なレベル変換回路をレベル調整器130に具備させることによって、連動動作テストの対象を広げることができる。これは、LSIテストの汎用性を向上させる。

(3) LSIテスト600は、動作テストの時にEX300に供給すべき情報及びEX300が出力すべき情報を対応させて信号データファイル701に蓄積することができる。エミュレートモードにおいて、DUT200がEX300へ出力する情報は、信号データファイル701にアドレスとして供給され、そのアドレスと対応する情報が信号データファイル701からDUT200に出力される。つまり、信号データファイル701はエミュレートモードにおいてEX300の代わりにEX300が出力すべき信号をDUT200に供給することができる。このとき用いる信号データファイル701からDUT200に出力される情報は、人為的に作成したものではなく、エラーが生じなかったときの動作テスト中に蓄えたものであるから、動作テストの処理負担を増すことなく連動動作テストの実行を可能にする。

【0018】以上本発明者によってなされた発明を実施例に基づいて具体的に説明したが、本発明はそれに限定されるものではなく、その要旨を逸脱しない範囲において種々変更可能であることは言うまでもない。例えば、LSIテストは上記本実施例のテストターミナルを含む概念としても把握することができる。

【0019】以上の説明では主として本発明者によってなされた発明をその背景となった利用分野であるにDCテスト若しくはファンクションテストに適用した場合について述べたが、それに限定されず、ACテストにも適用することができる。本発明は、少なくとも連動させた動作テストを行うものに適用することかできる。

【0020】

【発明の効果】本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば下記の通りである。

【0021】すなわち、外部実環境回路と接続されたDUTをLSIテストでテストするから、DUTに与えるテストパターンを準備することによって、DUTと外部実環境回路のインタフェース動作を含めてDUTの動作テストを実行することができる。従来、外部実環境回路の接続を考慮してDUTをテストする場合は、外部実環境回路からDUTに与えられるべきデータもテストパターンの1種としてLSIテストがDUTに供給しなければならなかった。本発明は、外部実環境回路がDUTに供給するデータを外部実環境回路自身から供給させることを可能にしたものである。よって、外部実環境回路とのインタフェースを考慮したデバイステストのためのテストパターン作成に要する労力及び時間を低減することかできる。また、動作テストが行われているときに、DUTから外部実環境回路に出力すべき情報と、それに対応して外部実環境回路がDUTに供給すべき信号とを関連付けて蓄積されたデータは、必要に応じて外部実環境回路の代わりにDUTに対する応答信号として利用することかできる。従って、外部実環境回路が故障した場

合にも、外部実環境回路が出力すべき信号データを特別に形成しなくてもよい。

【4面の簡単な説明】

【41】本発明のLSIテストの一例ブロック図である。

【42】本発明の他のLSIテストの一例ブロック図である。

【43】本実施例の動作テストの一例フローチャートである。

【符号の説明】

100 LSIテスト

110 テスタ部

\* 111 期待値バッファ

112 フェイルメモリ

113 テストバッファ

114 比較回路

115 制御回路

120 接続調整器

130 レベル調整器

140 拡張ポート

101 インタフェース部

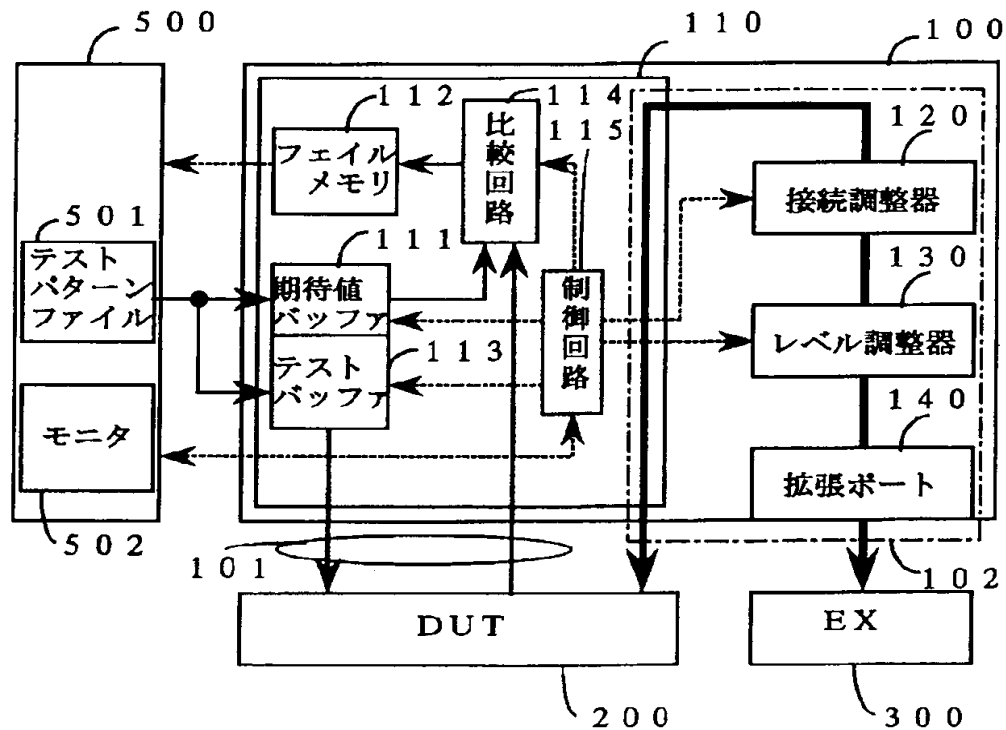
10 102 インタフェース部

200 DUT

\* 300 外部回路

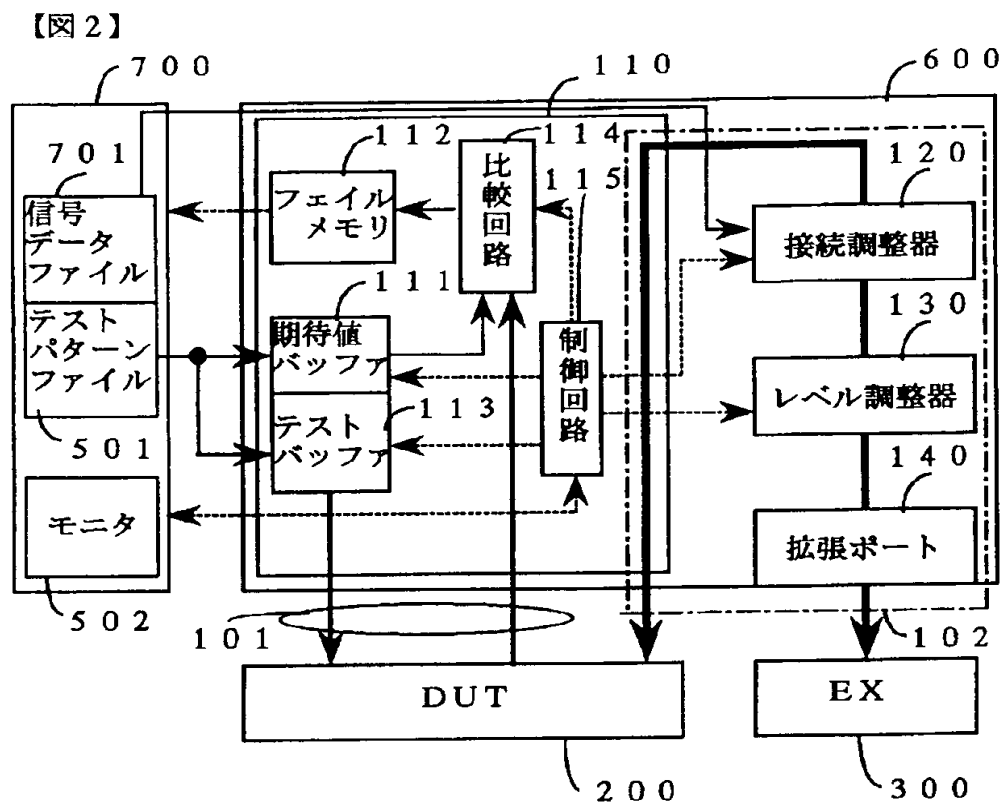
【図1】

【図1】





【図2】



【図3】

【図3】

